

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
IDE et al.)
Application Number: To be Assigned)
Filed: Concurrently Herewith)
For: SEMICONDUCTOR INTEGRATED CIRCUIT AND)
MEDIUM RECORD PLAYBACK DEVICE)
ATTORNEY DOCKET NO. HITA.0464)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

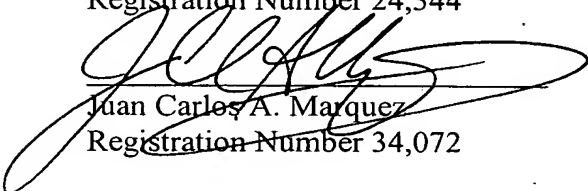
Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of January 27, 2003, the filing date of the corresponding Japanese patent application 2003-017460.

A certified copy of Japanese patent application 2003-017460, is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344



Juan Carlos A. Marquez
Registration Number 34,072

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
November 25, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 7 日
Date of Application:

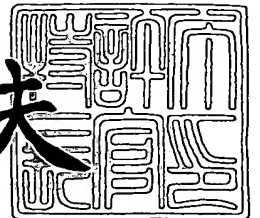
出 願 番 号 特 願 2 0 0 3 - 0 1 7 4 6 0
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 1 7 4 6 0]

出 願 人
Applicant(s): 株式会社日立製作所
 株式会社アキタ電子システムズ

2 0 0 3 年 1 0 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 6 0 3 8

【書類名】 特許願

【整理番号】 H02018131

【あて先】 特許庁長官殿

【国際特許分類】 G11B 7/00

【発明者】

 【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
 製作所 半導体グループ内

 【氏名】 井出 博史

【発明者】

 【住所又は居所】 秋田県河辺郡雄和町相川字後野 8 5 番地 株式会社アキ
 タ電子システムズ内

 【氏名】 藤田 智

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社 日立製作所

【特許出願人】

 【識別番号】 000100997

 【氏名又は名称】 株式会社アキタ電子システムズ

【代理人】

 【識別番号】 100085811

 【弁理士】

 【氏名又は名称】 大日方 富雄

 【電話番号】 03-3269-1430

【手数料の表示】

 【予納台帳番号】 027177

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

| | | |
|-----------|-----|---|
| 【物件名】 | 要約書 | 1 |
| 【プルーフの要否】 | 要 | |

【書類名】 明細書

【発明の名称】 半導体集積回路および媒体記録再生装置

【特許請求の範囲】

【請求項1】 表面にウォブルを有するトラックが形成されている記録媒体の表面を走査して信号を読み出すピックアップ回路からの信号より前記ウォブルに起因する信号を抽出する時定数可変なバンドパス・フィルタと、該バンドパス・フィルタを通過したウォブル信号を2値化する2値化回路と、前記バンドパス・フィルタを通過したウォブル信号の周波数に応じて前記バンドパス・フィルタの周波数特性を制御する制御信号を発生するフィルタ周波数制御回路とを備えた半導体集積回路であって、

前記フィルタ周波数制御回路は、

前記2値化回路から出力された信号の高周波成分を除去するためのロウパス・フィルタと、

前記バンドパス・フィルタと同一構成のダミーフィルタと、

前記ダミーフィルタを通過した信号と通過しない信号の位相差を検出する位相比較回路と、

前記位相比較回路から出力される信号に基づいて位相差に応じて前記バンドパス・フィルタの中間周波数を制御する周波数制御信号を発生する制御信号生成回路と、

を備え、前記周波数制御信号により前記ダミーフィルタの中間周波数および前記ロウパス・フィルタのカットオフ周波数を前記バンドパス・フィルタの中間周波数に連動して制御するように構成されてなることを特徴とする半導体集積回路。

【請求項2】 前記2値化回路から出力された信号を前記ロウパス・フィルタを介さずに前記ダミーフィルタに供給するバイパス経路と、該バイパス経路からの信号と前記ロウパス・フィルタを通過した信号のいずれかを選択的に通過させる切替え手段と、前記ロウパス・フィルタを通過した信号の振幅を検出し該振幅が所定レベル以下の時は前記切替え回路を制御して前記バイパス経路を通過した信号を前記ダミーフィルタへ供給させる制御回路とを有することを特徴とする

請求項 1 に記載の半導体集積回路。

【請求項 3】 前記ロウパス・フィルタおよび前記ダミーフィルタは連続系フィルタであることを特徴とする請求項 1 または 2 に記載の半導体集積回路。

【請求項 4】 前記ロウパス・フィルタおよび前記ダミーフィルタは 2 次以上のアクティブ・フィルタであることを特徴とする請求項 3 に記載の半導体集積回路。

【請求項 5】 前記バンドパス・フィルタの中間周波数を指定する指令値を D/A 変換する D/A 変換回路と、該 D/A 変換回路の出力信号または前記制御信号生成回路から出力される制御信号のいずれかを選択的に通過させる第 2 切替え手段を備え、該第 2 切替え手段は第 1 モードでは前記制御信号生成回路から出力される制御信号を通過させ、第 2 モードでは前記 D/A 変換回路の出力信号を通過させるように構成されていることを特徴とする請求項 1 ～ 4 のいずれかに記載の半導体集積回路。

【請求項 6】 前記ロウパス・フィルタを通過する前の信号を分周する分周回路を備えていることを特徴とする請求項 1 ～ 5 のいずれかに記載の半導体集積回路。

【請求項 7】 表面にウォブルを有するトラックが形成されている記録媒体の表面を走査して信号を読み出すピックアップ回路と、記録媒体を回転駆動させる媒体駆動手段と、請求項 1 ～ 6 のいずれかに記載の半導体集積回路と、該半導体集積回路から出力される 2 値化されたウォブル信号または所定の周波数のクロック信号のいずれかを前記周波数追従回路へ供給する信号処理回路とを含むことを特徴とする媒体記録再生装置。

【請求項 8】 前記半導体集積回路は前記ピックアップ回路からの読出し信号を所定の振幅の信号に増幅する増幅回路と増幅された信号に波形等化を行なう波形等化回路とを備え、前記信号処理回路は前記波形等化回路により処理された信号を受けて情報信号を再生する機能を有することを特徴とする請求項 7 に記載の媒体記録再生装置。

【請求項 9】 前記信号処理回路は、前記第 2 切替え手段を切り替える制御信号を生成して前記半導体集積回路へ供給可能に構成されていることを特徴とす

る請求項 8 に記載の媒体記録再生装置。

【請求項 1 0】 前記半導体集積回路から出力される 2 値化されたウォブル信号から基準となるクロック信号を生成する位相同期回路をさらに有することを特徴とする請求項 7 ～ 9 の何れかに記載の媒体記録再生装置。

【請求項 1 1】 前記半導体集積回路は前記ピックアップ回路からの信号に基づいてピックアップの状態を示す信号を生成するサーボ制御用検出信号を生成する信号生成回路を備え、前記信号処理回路は前記信号生成回路により生成された信号を受けて前記ピックアップのアクチュエータをサーボ制御する制御信号を生成する機能を有することを特徴とする請求項 7 ～ 1 0 の何れかに記載の媒体記録再生装置。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】

本発明は、フィルタ回路の周波数制御技術さらには制御対象のフィルタと同一構成のダミーフィルタを含む PLL ループによりフィルタの周波数を制御する場合に適用して有効な技術に関し、例えば DVD (ディジタル・バーサタイル・ディスク) 装置に用いられるウォブル信号抽出回路に利用して有効な技術に関する。

【 0 0 0 2 】

【従来技術】

従来、DVD-RAM (ランダム・アクセス・メモリ) のようなディスク型の記録再生装置では、ディスクに対するピックアップの相対速度すなわち線速度を一定にしてリード・ライトを行なう CLV (Constant Linear Velocity) 方式と呼ばれる回転制御と、ピックアップの位置に関わらずディスクの回転速度を一定にしてリード・ライトを行なう CAV (Constant Angular Velocity) 方式と呼ばれる回転制御とが知られている。

【 0 0 0 3 】

CLV 方式を採用した装置では、ピックアップの線速度を一定にするためディスクの回転速度をピックアップのトラック位置に応じて変化させなくてはならな

いので回転制御は複雑になるが、読取り信号を処理するDSP (Digital signal processor) のようなデータ処理回路における処理速度は一定で良いため信号処理系を簡略できるという利点がある。

【0004】

一方、CAV方式を採用した装置では、ピックアップのトラック位置に関わらずディスクの回転速度を一定に制御すれば良いため回転制御は簡単になるが、ピックアップの相対速度すなわち読取り信号の周波数がピックアップの径方向の位置によって変わるため、データ処理回路における信号処理速度を変えてやらなければならない信号処理系が複雑になる。

【0005】

また、従来、記録再生可能な光ディスクとして、ディスク表面の情報記録用トラックをうねらせて位置情報を取り出すための目安となるウォブルを形成したものが知られている。ウォブルを有するディスクに記録再生を行なうDVD装置では、ディスクに予め書き込まれたアドレス情報に基づいてトラックやセクタなどの大まかな領域を判定し、ウォブルによって詳細な記録位置を検出してデータを書き込むような制御が行なわれる。

【0006】

かかる制御方式のDVD装置においては、ディスク表面のウォブルを検出してクロック信号を生成するため、ピックアップからの読取り信号をバンドパス・フィルタに通しノイズを除去してからコンパレータ等により2値化してクロック信号を生成することが行なわれている。ウォブルを正確に検出するため、読取り信号からウォブル信号を抽出する上記バンドパス・フィルタには、狭帯域のフィルタ特性が要求される。

【0007】

ところで、光ディスク型記録再生装置では、1倍速とか4倍速のようにディスクの回転速度を段階的に変化させることがあり、ウォブル信号の周波数は倍速モードによって異なることになるため、上記バンドパス・フィルタの中心周波数を倍速モードに応じて切替え可能に構成する必要がある。従来、バンドパス・フィルタの中心周波数を変化させる制御方式として、制御対象のフィルタと同一構成

のダミーフィルタや位相比較回路を含む周波数追従制御ループによりバンドパス・フィルタの中間周波数を制御する方式が提案されている（例えば特許文献 1 参照）。

【0 0 0 8】

【特許文献 1】

特開 2 0 0 0 - 2 3 1 7 2 6 号公報

【0 0 0 9】

【発明が解決しようとする課題】

ダミーフィルタを含む周波数追従制御ループの位相比較回路の一方の入力端子にはダミーフィルタを通した正弦波に近い信号が入力されるため、位相比較回路の他方の入力端子にコンパレータ等により 2 値化されたパルス状のクロック信号をそのまま入力すると、正弦波と矩形波とを位相比較することになり正確な位相比較が行なえないので、クロック信号はロウパス・フィルタを通して高調波成分を減衰してから位相比較回路に入力するのが望ましい。

【0 0 1 0】

しかしながら、かかるロウパス・フィルタとして 1 次のフィルタを用いたのでは、クロック信号の高調波成分を十分に減衰することができないため、ロウパス・フィルタを通過したクロック信号は図 1 0 に実線で示すように立上りや立下りが急峻に変化する波形となり、このような波形の信号と破線のような正弦波（バンドパス通過信号）とを位相比較した時に検出誤差が生じることが、本発明者らによって明らかにされた。また、C A V 方式の D V D 装置においては、ディスクの内周と外周とではピックアップの相対速度に約 2 . 5 倍の開きがあるため、ウォブルに基づいて生成されるクロック信号の周波数にも約 2 . 5 倍の開きが生じる。そのため、ロウパス・フィルタに要求される周波数特性は非常に厳しいものになる。

【0 0 1 1】

具体的には、C A V 方式の D V D 装置において例えば 1 倍速モードでピックアップがディスク内周にある時のクロックの周波数が 8 1 8 k H z である場合を考えると、このときクロック信号に含まれる 3 次高調波の周波数は 2 . 4 5 M H z

である。一方、1倍速モードでピックアップがディスク外周へ移動するとクロックの周波数は内周の時の2.5倍である2.04MHzまで高くなり、図11に示すように、外周でのクロックの周波数(2.04MHz)と3次高調波(2.45MHz)の周波数とは0.41MHzしか差がなくなる。

【0012】

そのため、上記ロウパス・フィルタのカットオフ周波数 f_c が固定されている場合、その周波数特性は破線Bのように f_c がこの2.04MHzと2.45MHzの間のような極めて狭い範囲になくなくてはならず、実現することが非常に難しいものとなる。

【0013】

さらに、従来のCLV方式の光ディスク型記録再生装置では、フィルタ回路としてスイッチト・キャパシタ・フィルタやFIR(有限パルス応答)フィルタのような離散型フィルタが一般に用いられている。この離散型フィルタは、サンプリング・クロックの周波数を変化させることで中間周波数やカットオフ周波数を容易に制御することができる。そのため、上記先願発明のようにバンドパス・フィルタの中間周波数を制御可能な装置を構成するには有効であるが、高精度なアナログサンプリング回路は高速動作させるのが困難であり、サンプリング・クロック周波数を上げるのには限界がある。

【0014】

従って、より高倍速のモードに対応可能な記録再生装置を構成したい場合には、ウォブル信号抽出用のフィルタとして離散型フィルタを用いたのでは対応が困難になる。これに対し、アクティブ・フィルタやパッシブ・フィルタのような連続系フィルタは、中間周波数の制御は困難であるが高速化は容易である。ただし、RCフィルタやLCフィルタのようなパッシブ・フィルタは、半導体集積回路として構成する場合、十分な周波数制御精度が得られにくい。

【0015】

本発明の目的は、制御対象のフィルタと同一構成のダミーフィルタや位相比較回路を含む周波数追従制御ループによりフィルタの中間周波数を制御するウォブル信号抽出用のバンドパス・フィルタを有するディスク記録再生装置において、

バンドパス・フィルタの中間周波数をより精度良く制御できるようにすることにある。

【0016】

本発明の他の目的は、CAV（角速度一定）方式のDVD装置において、高速動作可能でかつ精度の高い周波数制御が可能なフィルタを内蔵した半導体集積回路およびそれを用いたディスク記録再生装置を提供することにある。

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【0017】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

すなわち、制御対象のバンドパス・フィルタと同一構成のダミーフィルタや位相比較回路を含む周波数追従制御ループにより中心周波数を制御するウォブル信号抽出用のバンドパス・フィルタを有するディスク記録再生装置において、位相比較回路の前段に周波数可変なロウパス・フィルタを設けて周波数追従用のクロック信号から高調波成分を除去した信号を位相比較回路に供給するとともに、上記ロウパス・フィルタのカットオフ周波数を周波数追従制御ループからの信号によりバンドパス・フィルタの中心周波数に連動して制御するように構成したものである。

【0018】

上記した手段によれば、周波数追従用のクロック信号から高調波成分を除去するためのロウパス・フィルタとして周波数可変なフィルタを用いているため、CAV方式のDVD装置に適用した場合に、ロウパス・フィルタのカットオフ周波数をピックアップの径方向の位置に応じて変化させることで位相比較回路に供給されるクロック信号の高調波成分をより有効に除去することができる。また、これによってバンドパス・フィルタの中心周波数をより精度良く制御できるようになる。

【0019】

また、望ましくは上記ロウパス・フィルタとして2次以上の連続系フィルタ、さらに望ましくはアクティブ・フィルタを使用する。ロウパス・フィルタとして2次以上のフィルタを用いるため高調波成分を充分に除去することができ、これによって位相比較回路における位相検出誤差を減らして周波数追従制御ループによるバンドパス・フィルタの中心周波数の制御精度を向上させることができる。また、バンドパス・フィルタとして連続系フィルタを使用することにより、高速化への対応が容易になるとともに、バンドパス・フィルタを半導体チップ上に形成する場合に良好な周波数制御精度が得られる。

【0020】

さらに、本発明は、バンドパス・フィルタの中心周波数を制御するための周波数追従制御ループに含まれるダミーフィルタの出力振幅が所定のレベルに達していない場合には、位相比較回路に入力される周波数追従用のクロック信号を、ロウパス・フィルタをバイパスして供給させるように構成するものである。

【0021】

周波数追従制御ループの引込み開始時にはバンドパス・フィルタの中心周波数やロウパス・フィルタのカットオフ周波数が不確定になるため、バンドパス・フィルタとして狭帯域のフィルタを用いたりロウパス・フィルタとして周波数可変なフィルタを用いたりすると、位相比較回路に入力されるクロック信号の振幅レベルが下がって正常な位相比較結果が得られずいつまでたっても周波数追従制御ループがロックしなかったり不所望の周波数でロックして、バンドパス・フィルタの中間周波数が所望の範囲から外れてしまうおそれがある。そのため、ダミーフィルタの出力振幅が所定のレベルに達していない場合には、位相比較回路に入力されるクロック信号をロウパス・フィルタをバイパスさせることにより、周波数追従制御ループが不安定になったり擬似ロックを起こしたりするのを回避することができる。

【0022】

【発明の実施の形態】

以下、本発明の好適な実施例を図面に基づいて説明する。

図1は本発明に係るディスク型記録再生装置の一例としてのDVD装置の一実

施例を示す。

図1において、符号100で示されているのは表面に記録用トラックを有する光ディスク、110は光ディスク100を回転させるスピンドルモータ、120は該スピンドルモータ110からの回転速度信号に基づいてスピンドルモータ110が所定の速度で回転するように制御を行なうサーボ制御回路である。

【0023】

また、図1において、130は光ディスク100に記録されている情報を読み取り、信号を増幅して出力するピックアップ回路、210は所定の振幅となるようにピックアップ回路130からの信号を増幅する増幅回路、220は減衰した読取り信号の高周波帯域を強調増幅する波形等化回路、300は波形等化回路220より出力された再生アナログ信号をデジタル処理回路で処理できるデジタル信号に変換し処理する信号処理回路、250はピックアップ回路130により読み出された信号からウォブル信号WBを抽出する時定数可変なアクティブ・フィルタよりなるバンドパス・フィルタ（抽出フィルタ）、260はバンドパス・フィルタ250より出力されたウォブル信号WBと参照電圧 V_{ref} とを比較してウォブル信号WBを2値化してパルス状のウォブル信号PWとして上記信号処理回路300へ出力するコンパレータ、290は上記信号処理回路300からのクロック信号の周波数に応じてバンドパス・フィルタ250の中心周波数 f_0 を制御する周波数追従回路である。これらの回路210、220、250、260、290が1個の半導体チップ上に形成され半導体集積回路（以下、アナログフロントエンドLSIと称する）として構成されている。アナログフロントエンドLSIは図1において200として点線で囲まれた部分である。140は2値化されたウォブル信号PWから基準となるクロック信号CK1を再生するPLL（フェーズ・ロックド・ループ）回路からなる位相同期回路である。

【0024】

信号処理回路300は、波形等化回路220より出力された再生アナログ信号をデジタル信号に変換するAD変換回路310、AD変換された信号からデータDATAを再生し出力するデータシンクロナイザ320、上記位相同期回路140からのクロック信号CK1と読出し情報信号を2値化した信号とを比較して

信号処理回路 300 内部の動作クロック信号を生成する位相同期回路 (PLL 回路) 330、上記 PLL の周波数引込み時に使用するクロック信号 CK2 を生成する発振回路 340、バンドパス・フィルタ 250 およびコンパレータ 260 により抽出されたウォブル信号 PW または発振回路 340 から出力されるクロック信号 CK2 を選択するマルチプレクサ 350 などから構成される。

【0025】

図 1 の DVD 装置においては、ピックアップ回路 130 にて光ディスク 100 より読み出された信号が増幅されて、記録情報を含む信号は増幅回路 210 へ、ウォブル信号を含む信号はバンドパス・フィルタ 250 へ供給される。増幅回路 210 で所定の振幅値に増幅された情報信号は波形等化回路 220 に入力され、その減衰した高周波帯域が強調補正されて信号処理回路 300 へ供給される。

【0026】

信号処理回路 300 では、供給された情報信号をデジタル処理のために AD 変換回路 310 で 2 値化してデータシンクロナイザ 320 へ供給し処理するとともに、位相同期回路 330 にて 2 値化された情報信号から同期クロック CKs を生成して、データシンクロナイザ 320 で処理された情報信号をこの同期クロック CKs でラッチし、同期化したリード情報信号 R-DATA 及び、同期クロック CKs を次段データ処理回路に出力する。

【0027】

バンドパス・フィルタ 250 はピックアップ回路 130 より供給された信号からウォブル信号 WB を抽出し、そのウォブル信号 WB はコンパレータ 260 により 2 値化されて矩形波信号として周波数追従回路 290 に供給される。周波数追従回路 290 はコンパレータ 260 からのウォブル信号 (パルス) PW に基づいてウォブル信号の周波数を検出し、バンドパス・フィルタ 250 の中心周波数 f_0 をウォブル信号 WB の周波数に一致させるような制御信号 Vs を生成して出力する。

【0028】

周波数追従回路 290 には、ディスクの回転開始時やランダムアクセスによりピックアップをジャンプさせる際に、信号処理回路 300 の発振回路 340 から

引込み用のクロック C K 2 が供給され、周波数追従回路 2 9 0 はバンドパス・フィルタ 2 5 0 の中心周波数をこの引込み用のクロック C K 2 の周波数に一致させるような制御信号 V s を生成して出力する。これにより、ディスクの回転開始時やランダムアクセス時の擬似ロックが回避される。図示しないが、コンパレータ 2 6 0 の後段にはウォブル信号 W B から欠落したパルスを付加する信号欠落補償回路を設けるようにしてもよい。

【 0 0 2 9 】

また、信号処理回路 3 0 0 は、供給されたライトデータ W - D A T A に基づいて書込み信号を生成してピックアップ回路 1 3 0 へ供給し、ピックアップ回路 1 3 0 は供給された書込み信号に従ってディスク 1 0 0 の表面のトラックへの情報書込みを行なう。さらに、信号処理回路 3 0 0 は、ピックアップを移動させる図示しないアクチュエータからの信号に基づいて、ピックアップが所定の速度で移動するようにアクチュエータをサーボ制御する機能も備えている。

【 0 0 3 0 】

図 2 には、周波数追従回路 2 9 0 の構成例が示されている。

この実施例の周波数追従回路 2 9 0 は、ダミーフィルタ 2 9 1、位相比較回路 2 9 2、チャージポンプ 2 9 3 および平滑容量 2 9 4 からなりバンドパス・フィルタ 2 5 0 の中心周波数を制御する信号を発生する周波数追従制御回路と、図 1 のコンパレータ 2 6 0 からのウォブル信号（パルス） P W や信号処理回路 3 0 0 からのクロック信号 C K 2 の高調波成分を除去するロウパス・フィルタ 2 9 5 と、該ロウパス・フィルタ 2 9 5 を通過したクロック信号またはバイパスしたクロック信号のいずれかを選択して上記ダミーフィルタ 2 9 1 へ供給するマルチプレクサ 2 9 6 と、上記ロウパス・フィルタ 2 9 5 により高調波成分が減衰された信号の振幅を検出して上記マルチプレクサ 2 9 6 の切替え制御信号を生成する制御回路 2 9 7 などを備えている。

【 0 0 3 1 】

制御回路 2 9 7 は、上記ロウパス・フィルタ 2 9 5 を通過した信号の振幅を検出し該振幅が所定レベル以下の時は、上記ロウパス・フィルタ 2 9 5 をバイパスした信号を上記ダミーフィルタ 2 9 1 へ供給させるように上記マルチプレクサ 2

96を切り替える制御信号を生成して出力する。なお、上記マルチプレクサ296を切り替える制御信号は所定時間だけ出力されて元に戻るようにされる。仮にマルチプレクサ296の制御信号が元に戻った時にまだロウパス・フィルタ295を通過した信号の振幅が所定レベル以下である場合には、再びマルチプレクサ296をバイパス側へ切り替える制御信号が出力されるように制御回路297が構成されている。

【0032】

周波数追従回路290では、マルチプレクサ296により選択されたウォブル信号（パルス）PWまたは信号処理回路300からのクロック信号CK2がロウパス・フィルタ295により高調波成分が除去されてダミーフィルタ291に供給される。ダミーフィルタ291は、入力周波数に対して出力信号の位相が単調増加となる特性を有している。また、平滑容量294より供給される制御電圧Vsが大きくなるとダミーフィルタ291の中心周波数は高くなり、逆に平滑容量294より供給される制御電圧Vsが小さくなるとダミーフィルタ291の中心周波数は低くなる。

【0033】

図3には、上記位相比較回路292の2つの入力信号位相差を横軸に、位相比較回路292の出力信号を縦軸にとって上記位相比較回路292の特性を示す。位相比較回路292は、2つの入力信号位相差0のとき（図3のP点）には位相誤差信号を出力せず平滑容量294の充電電圧は一定値に保持され、入力信号位相差が0よりも大きくなると位相比較回路292からの位相誤差信号によりチャージポンプ293が平滑容量294を充電させてその電圧は大きくなり、逆に入力信号位相差が0よりも小さくなると位相誤差信号によりチャージポンプ293が平滑容量294の電荷を放電させて電圧は小さくなるように設計されている。

【0034】

位相比較回路292に入力されるウォブル信号PWの周波数が f_1 の値であったとすると、この信号がダミーフィルタ291に供給されたときダミーフィルタ291での入出力間位相差が0よりも小さいと位相比較回路292からの位相誤差信号により平滑容量294の充電電圧が小さくされ、この電圧によりダミーフ

フィルタ 291 のカットオフ周波数は低くなるよう制御される。すると、ダミーフィルタ 291 の 1 次の移相回路特性から周波数 f_1 におけるダミーフィルタ 291 での入出力間位相差がより小さくなる。この帰還ループ動作を繰り返し、やがてダミーフィルタ 291 での入出力間位相差が 0 になると位相比較回路 292 から出力される位相誤差信号が「0」になり、平滑容量 294 はその時点での電圧値を保持するため、ダミーフィルタ 291 での入出力間位相差も 0 に保持される。

【0035】

次に、ウォブル信号 PW の周波数が f_1 よりも大きな値 f_2 に変化したとする。すると周波数 f_1 ではダミーフィルタ 291 の入出力間位相差は 0 であったものが、周波数 f_2 では 0 よりも大きくなり、位相比較回路 292 からの位相誤差信号によって平滑容量 294 の充電電圧が上昇し始め、その結果ダミーフィルタ 291 のカットオフ周波数が高くなるよう制御されて周波数 f_2 での入出力間位相差は 0 に向かって小さくなって行く。やがて周波数 f_2 でのダミーフィルタ 291 での入出力間位相差が 0 になると、位相比較回路 292 から出力される位相誤差信号が「0」になり平滑容量 294 の充電電圧はその時点での値を保持するため、ダミーフィルタ 291 での入出力間位相差も 0 に保持される。

【0036】

以上のように本実施例の周波数追従回路 290 は、入力された信号の周波数においてダミーフィルタ 291 での入出力間位相差が 0 となるように制御される。すなわち、ウォブル信号 WB の周波数の変動にダミーフィルタ 291 のカットオフ周波数が追従するような制御がなされる。さらに、このダミーフィルタ 291 をバンドパス・フィルタ 250 と同様の回路構成とし、また中心周波数制御信号を同一とすることで 2 つのバンドパス・フィルタは同様の周波数特性を有することになり、ウォブル信号 WB の周波数が変動してもダミーフィルタ 291 と同様に、常にバンドパス・フィルタ 250 の信号通過帯域の中心周波数がウォブル信号 WB の周波数に一致するように追従させることができる。

【0037】

その結果、バンドパス・フィルタ 250 の信号通過帯域をウォブル信号 WB の

周波数帯以上に広げる必要がなくなり、雑音やその他の読出し信号がウォブル信号WBに混入してS/Nが劣化してしまうのを防止することができる。しかも、半導体集積回路化した場合の抵抗やコンデンサ素子の絶対値ばらつきによるバンドパス・フィルタ250の中心周波数変動も同様にウォブル信号WBの周波数を基準に補正されるため、本実施例の周波数追従回路290は半導体集積回路化するのに好適である。

【0038】

さらに、本実施例の周波数追従回路290は、ロウパス・フィルタ295のカットオフ周波数が可変に構成され、平滑容量294の充電電圧がロウパス・フィルタ295にフィードバックされており、ロウパス・フィルタ295のカットオフ周波数 f_c がダミーフィルタ291の中心周波数およびバンドパス・フィルタ250の中心周波数 f_0 に追従して変化するように制御される。具体的には、バンドパス・フィルタ250の中心周波数 f_0 が低くされるとロウパス・フィルタ295のカットオフ周波数 f_c も低くされ、バンドパス・フィルタ250の中心周波数 f_0 が高くされるとロウパス・フィルタ295のカットオフ周波数 f_c も高くされる。

【0039】

CAV方式のDVD装置において上記ロウパス・フィルタ295のカットオフ周波数 f_c が固定されている場合、その周波数特性は図11の破線Bのように f_c が例えば2.04MHzと2.45MHzの間のような極めて狭い範囲になくはならず、実現することが非常に難しいものとなる。一方、ピックアップがディスク外周にある時（クロック周波数は2.04MHz）のクロック信号の3次高調波の周波数は6.13MHzである。従って、本実施例のようにロウパス・フィルタ295のカットオフ周波数 f_c が可変であれば、図11に実線A1、A2で示すようにロウパス・フィルタに要求される周波数は緩やかなもので済む。

【0040】

CAV方式のDVD装置に本実施例を適用することにより、ピックアップがディスクの内側にあるときもディスクの外側に移動しているときもピックアップの位置に応じてバンドパス・フィルタ250の中心周波数 f_0 とロウパス・フィル

タ 295 のカットオフ周波数 f_c を最適に制御することができ、抽出されたウォブル信号 WB に基づいて生成されるパルス信号 PW の高調波成分や読取り信号のノイズを除去して精度の高い周波数追従制御を実行させることができる。

【0041】

ここで、ダミーフィルタ 291 と位相比較回路 292 を含む周波数追従制御ループにおける入出力の位相比較によりバンドパス・フィルタ 250 の中心周波数は 0 が制御される理由を、図 4 を用いて説明する。

バンドパス・フィルタは、図 4 (a) のようなロウパス・フィルタの特性と図 4 (b) のようなハイパス・フィルタの特性を合成した図 4 (c) のような特性とみなすことができる。一方、バンドパス・フィルタの高域の振幅特性と低域の振幅特性が対称であるならば位相特性も対称であり、中心周波数で位相は「0」になる。従って、このような特性のバンドパス・フィルタにその中心周波数と同一の周波数の正弦波が入力されると、入力と出力の位相差は「0」となり、入力の周波数が高いと出力の位相は遅れ入力の周波数が低いと出力の位相は進むことになる。

【0042】

上記実施例の周波数追従回路 290 では、バンドパス・フィルタのこのような特性を利用して、ダミーフィルタ 291 の入出力の位相差が「0」になるようにフィルタの中心周波数を制御することにより、入力の周波数とフィルタの中心周波数を一致させるようにしている。そして、このダミーフィルタ 291 の周波数を制御する信号を、同一構成のバンドパス・フィルタ 250 に供給してその中心周波数を制御するようにしているため、バンドパス・フィルタ 250 の中心周波数を入力の周波数に一致させるように制御することができる。

【0043】

次に、バンドパス・フィルタ 250 とダミーフィルタ 291 とロウパス・フィルタ 295 の具体的な回路構成例を、図 5～図 7 を用いて説明する。特に制限されるものでないが、この実施例では、バンドパス・フィルタ 250 とダミーフィルタ 291 とロウパス・フィルタ 295 は、それぞれ電圧入力ー電流出力型の増幅回路（以下、gm アンプと称する）を用いて 2 次のアクティブ・フィルタとし

て構成されている。

【0044】

図5～図7のうち、図5はバンドパス・フィルタ250とダミーフィルタ291の構成例を、図6はロウパス・フィルタ295の構成例を、また図7はgmアンプの構成例をそれぞれ示す。

【0045】

バンドパス・フィルタ250は、図5のように、2つのgmアンプAMP1, gmアンプAMP2が縦続接続され、各gmアンプAMP1, gmアンプAMP2の出力端子にそれぞれコンデンサC1, C2が接続されており、前段のgmアンプAMP1の非反転入力端子に基準電圧Vbが印加され、反転入力端子には後段のgmアンプAMP2の出力信号が帰還入力されている。また、後段のgmアンプAMP2の非反転入力端子には前段のgmアンプAMP1の出力信号が入力され、反転入力端子には自身の出力信号が帰還入力されている。入力信号（ウォブル信号WB）はコンデンサC1を介して後段のgmアンプAMP2の非反転入力端子に入力され、後段のgmアンプAMP2の出力端子に接続されたコンデンサC2の他方の端子は接地点に接続されている。T1, T2は中心周波数を制御する信号が供給される入力端子である。

【0046】

ロウパス・フィルタ295は、図6のように、図5のバンドパス・フィルタ250と類似しており、2つのgmアンプAMP1, gmアンプAMP2が縦続接続され、各gmアンプAMP1, gmアンプAMP2の出力端子にそれぞれコンデンサC1, C2が接続されているが、コンデンサC1, C2の他方の端子は共に接地点に接続されている。そして、前段のgmアンプAMP1の非反転入力端子に入力信号（ウォブル信号WB）が入力され、反転入力端子には後段のgmアンプAMP2の出力信号が帰還入力されている。また、後段のgmアンプAMP2の非反転入力端子には前段のgmアンプAMP1の出力信号が入力され、反転入力端子には自身の出力信号が帰還入力されている。

【0047】

gmアンプAMP1, AMP2としては、例えば図7に示すような構成の回路を

使用することができる。

図7の g_m アンプは、非反転入力端子 P_I にベースが接続された NPN バイポーラ・トランジスタ Q_1 と、反転入力端子 N_I にベースが接続された NPN バイポーラ・トランジスタ Q_2 と、各トランジスタ Q_1 および Q_2 のエミッタと接地電位との間に接続された定電流源 CC_1 , CC_2 と、トランジスタ Q_1 と Q_2 のエミッタ間に接続された抵抗 R_1 と、トランジスタ Q_1 および Q_2 のコレクタにそれぞれ接続された PNP 負荷トランジスタ Q_3 , Q_4 と、トランジスタ Q_3 , Q_4 の共通エミッタと電源電圧端子 V_{cc} との間に接続された PNP トランジスタ Q_5 と、上記入力トランジスタ Q_1 , Q_2 の各コレクタにベースが接続された PNP トランジスタ Q_6 , Q_7 と、該トランジスタ Q_6 , Q_7 のコレクタと接地電位との間に接続された NPN 負荷トランジスタ Q_8 , Q_9 と、トランジスタ Q_6 , Q_7 の共通エミッタと電源電圧端子 V_{cc} との間に接続された可変電流源 VC_1 とから構成されている。

【0048】

トランジスタ $Q_3 \sim Q_5$ は各々ベースとコレクタが結合されたいわゆるダイオード接続とされ、このダイオード負荷により入力電圧 V_{in} は対数関数化される。また、トランジスタ Q_8 および Q_9 は互いにベースが共通接続され Q_8 のベースはエミッタに結合されて、 Q_8 と Q_9 はカレントミラー回路を構成しており、 $Q_6 \sim Q_9$ からなる差動段で前段からの入力電圧を指数関数化することで入力電圧に比例した電流 I_{out} を出力する。この実施例の g_m アンプの増幅率 $g_m (= I_{out} / V_{in})$ は、定電流源 CC_1 , CC_2 に流れる電流を $I_1 / 2$ 、可変電流源 VC_1 に流れる電流を I_2 とおくと、次式

$$g_m = (1 / R_1) \cdot (I_2 / I_1)$$

で表わされる。

【0049】

さらに、この実施例の g_m アンプは、可変電流源 VC_1 の制御端子に図2の周波数追従回路290内の平滑容量294の充電電圧 V_s が印加されることにより、電圧 V_s に応じた電流 I_2 が流れるように制御されるため、この g_m アンプを使用した図5のバンドパス・フィルタや図6のロウパス・フィルタは電流 I_2 と

容量 C_1 、 C_2 の大きさによって決まる時定数に応じてカットオフ周波数が変化されることとなる。

【0050】

なお、図7の g_m アンプは、電圧により可変電流源 VC_1 に流れる電流 I_2 を変化させて g_m を変化させるように構成されているが、例えば可変電流源 VC_1 をバイポーラ・トランジスタに置き換え、該トランジスタとカレントミラー接続された電圧-電流変換用のトランジスタを設けて、このトランジスタのコレクタに前記平滑容量 294 の充電電圧 V_s を印加させることによって、電流制御により可変電流源 VC_1 に流れる電流 I_2 を変化させるようにすることも可能である。

【0051】

図8は、図1における周波数追従回路 290 の他の実施例を示す。

この実施例は、CAV方式の制御とCLV方式の制御の両方を可能にした実施例であり、信号処理回路 300 からの指令コードをDA変換して制御電圧 V_{s0} を生成するDA変換回路DACと、モードに応じてバンドパス・フィルタ 250 へ供給する信号を切り替えるマルチプレクサMUXを設けたものである。このマルチプレクサMUXは、CAVモードでは平滑容量 294 の充電電圧 V_s をバンドパス・フィルタ 250 へ供給し、CLVモードではDA変換回路DACの出力をバンドパス・フィルタ 250 へ供給する。

【0052】

CLVモードでは線速度すなわちピックアップの相対速度が一定になるようにディスクの回転が制御され、ウォブル信号WBの周波数も一定になるので、信号処理回路 300 からの指令によってバンドパス・フィルタ 250 は中心周波数が所定の値を維持するように制御される。マルチプレクサMUXを切り替える制御信号は、前記信号処理回路 300 から前記各モードに応じて与えるようにすることができる。

【0053】

また、この実施例では、ロウパス・フィルタ 295 の前段にコンパレータ 260 からのウォブル信号PWを分周して周波数を下げる分周回路DIVが設けられ

ている。分周回路 D I V を設けることにより信号処理回路 300 から出力されるクロック周波数の自由度を広げることができる。

【0054】

図9には上記実施例の周波数追従回路290を有するアナログフロントエンド L S I の構成例を示す。特に制限されるものでないが、図9において、一点鎖線200で囲まれた部分がアナログフロントエンド L S I で、単結晶シリコンのような1個の半導体チップ上に半導体集積回路として形成される。図9において図1および図2に示されている回路と同一の回路には同一の符号を付して重複した説明は省略する。

【0055】

図9において、211はピックアップから差動信号として供給される記録情報を含む高周波信号 R F を増幅する固定利得アンプ、212は所定の振幅となるように信号を増幅する利得可変な A G C 回路、220は減衰した読取り信号の高周波帯域を強調増幅する波形等化回路、231はアンプ211で増幅された信号からディスクの I D 部分を再生していることを検出する I D 検出回路、232はトラックのアドレスを検出するアドレス検出回路で、検出されたアドレスは外部端子から図外の信号処理回路300へ出力される。特に制限されるものでないが、この実施例のアナログフロントエンド L S I 200においては、周波数追従回路290を構成する平滑容量294は外付け容量として外部端子に接続されている。

【0056】

ピックアップからアナログフロントエンド L S I 200へ供給される信号には、A C 成分に意味を持つ上記高周波信号 R F の他に、D C 成分に意味を持つサーボ制御用検出信号がある。このサーボ制御用検出信号には4つのメイン4 D 信号 M S 1 ~ M S 4 と、4つのサブ4 D 信号 S S 1 ~ S S 4 がある。ピックアップのヘッド部分には、例えば4個のセンサが設けられており、各センサの検出信号に基づいて上記8つのサーボ制御用検出信号が生成されてアナログフロントエンド L S I 200へ供給される。これらの信号はインタフェース回路241により取り込まれ、信号処理回路300から供給されるサンプリング・クロック ϕ_{s2} に同

期してサンプルホールド回路 242, 243 に保持され、サーボ制御系信号生成回路 270 へ渡される。

【0057】

サーボ制御系信号生成回路 270 はピックアップから供給される検出信号に基づいて、ピックアップを径方向へ移動させるアクチュエータや焦点合わせ用のアクチュエータをサーボ制御するための信号を生成してチップ外部へ出力する。これらの信号は信号処理回路 300 へ供給されて、信号処理回路 300 で生成された制御信号がピックアップへ供給されてサーボ制御が行なわれる。

【0058】

この実施例のアナログフロントエンド LSI 200 には、上記回路の他、ピックアップからのメイン 4D 信号 MS1～MS4 を合成してバンドパス・フィルタ 250 へ供給するウォブル信号 WB を生成するウォブル抽出回路 233 や各種エラーを検出しエラー信号を生成してチップ外部へ出力するエラー検出回路 280 が設けられている。

【0059】

ウォブル抽出回路 233 は、メイン 4D 信号 MS1～MS4 のうち 2 つずつをそれぞれ加算する加算回路と加算後の 2 つの信号の差をとる差分回路とから構成されており、このような演算を行なうことによって、ピックアップのヘッドの中心がトラックからずれていたりヘッドが傾いていたりしても、いずれか 1 つのセンサの検出信号からウォブル信号を抽出する場合に比べて正確なウォブル信号を生成することができる。なお、上記メイン 4D 信号 MS1～MS4 のうち 2 つずつをそれぞれ加算するミキシング機能を有するバッファをインタフェース部 241 に設けておくことにより、ウォブル抽出回路 233 は加算後の 2 つの信号の差をとる差分回路のみで構成するようにしてもよい。

【0060】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、前記実施例では、バンドパス・フィルタ 250 により抽出されたウォブル信号 WB をコンパレータ 260 で 2 値

化した信号PWをマルチプレクサ350を介してロウパス・フィルタ295に入力しているが、ウォブル信号WBをコンパレータ260およびロウパス・フィルタ295を介さずにマルチプレクサ296を経てダミーフィルタ291へ供給するように構成することも可能である。

【0061】

この場合にも、周波数引込み時に信号処理回路300の発振回路340から供給されるクロックCK2（パルス）はロウパス・フィルタ295を通して高調波成分を除去しマルチプレクサ296を介してダミーフィルタ291へ供給する必要があるので、ロウパス・フィルタ295のカットオフ周波数をダミーフィルタ291の中心周波数に応じて制御する上記実施例を適用することにより精度の高い制御が可能になる。

【0062】

また、前記実施例では、バンドパス・フィルタ250やダミーフィルタ291、ロウパス・フィルタ295として2次のアクティブ・フィルタを使用しているが、3次以上のアクティブ・フィルタを使用することも可能である。

【0063】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるDVD装置に適用した場合を説明したが、本発明はそれに限定されるものでなく、書込み可能なCD-WやCD-RW、MD（ミニディスク）などの記録再生装置にも利用することができる。

【0064】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

すなわち、本発明に従うと、周波数追従用のクロック信号から高調波成分を除去するためのロウパス・フィルタとして周波数可変なフィルタを用いているため、CAV方式のDVD装置に適用した場合に、ロウパス・フィルタのカットオフ周波数をピックアップの径方向の位置に応じて変化させることで位相比較回路に供給されるクロック信号の高調波成分をより有効に除去することができる。

【0065】

また、これによって制御対象のフィルタと同一構成のダミーフィルタや位相比較回路を含む周波数追従制御ループによりフィルタの中心周波数を制御するウォブル信号抽出用のバンドパス・フィルタを有するディスク型記録再生装置において、バンドパス・フィルタの中心周波数をより精度良く制御できるようになる。

【図面の簡単な説明】**【図1】**

本発明に係るディスク型記録再生装置の一例としてのDVD装置の一実施例を示すブロック図である。

【図2】

DVD装置を構成する周波数追従回路の構成例を示すブロック図である。

【図3】

周波数追従回路を構成する位相比較回路における入力信号位相差と出力信号（位相誤差信号）との関係を示す説明図である。

【図4】

バンドパス・フィルタの位相特性を示す説明図である。

【図5】

バンドパス・フィルタの構成例を示す回路構成図である。

【図6】

ロウパス・フィルタの構成例を示す回路構成図である。

【図7】

図5のバンドパス・フィルタと図6のロウパス・フィルタを構成するgmアンプの具体例を示す回路図である。

【図8】

DVD装置を構成する周波数追従回路の他の構成例を示すブロック図である。

【図9】

実施例の周波数追従回路を有するDVD装置用アナログフロントエンドLSIの構成例を示すブロックである。

【図10】

周波数追従回路のロウパス・フィルタとして1次のフィルタを用いた場合のフィルタ通過後の信号の波形を示す波形図である。

【図11】

CAV方式のDVD装置におけるウォブル信号の周波数とその高調波の周波数分布を示すスペクトル図である。

【符号の説明】

- 100 光ディスク（記憶媒体）
- 110 スピンドルモータ
- 120 サーボ制御回路
- 130 ピックアップ回路
- 140 位相同期回路
- 200 アナログフロントエンドLSI
- 210 増幅回路
- 211 固定利得アンプ
- 212 可変利得アンプ
- 220 波形等化回路
- 242, 243 サンプルホールド回路
- 250 バンドパス・フィルタ（ウォブル抽出用フィルタ）
- 260 コンパレータ（2値化回路）
- 290 周波数追従回路
- 291 ダミーフィルタ
- 292 位相比較回路
- 293 チャージポンプ
- 294 平滑容量
- 295 ロウパス・フィルタ
- 296 マルチプレクサ
- 297 制御回路
- 300 信号処理回路
- 310 A/D変換回路

3 2 0 データシンクロナイザ

3 3 0 位相同期回路

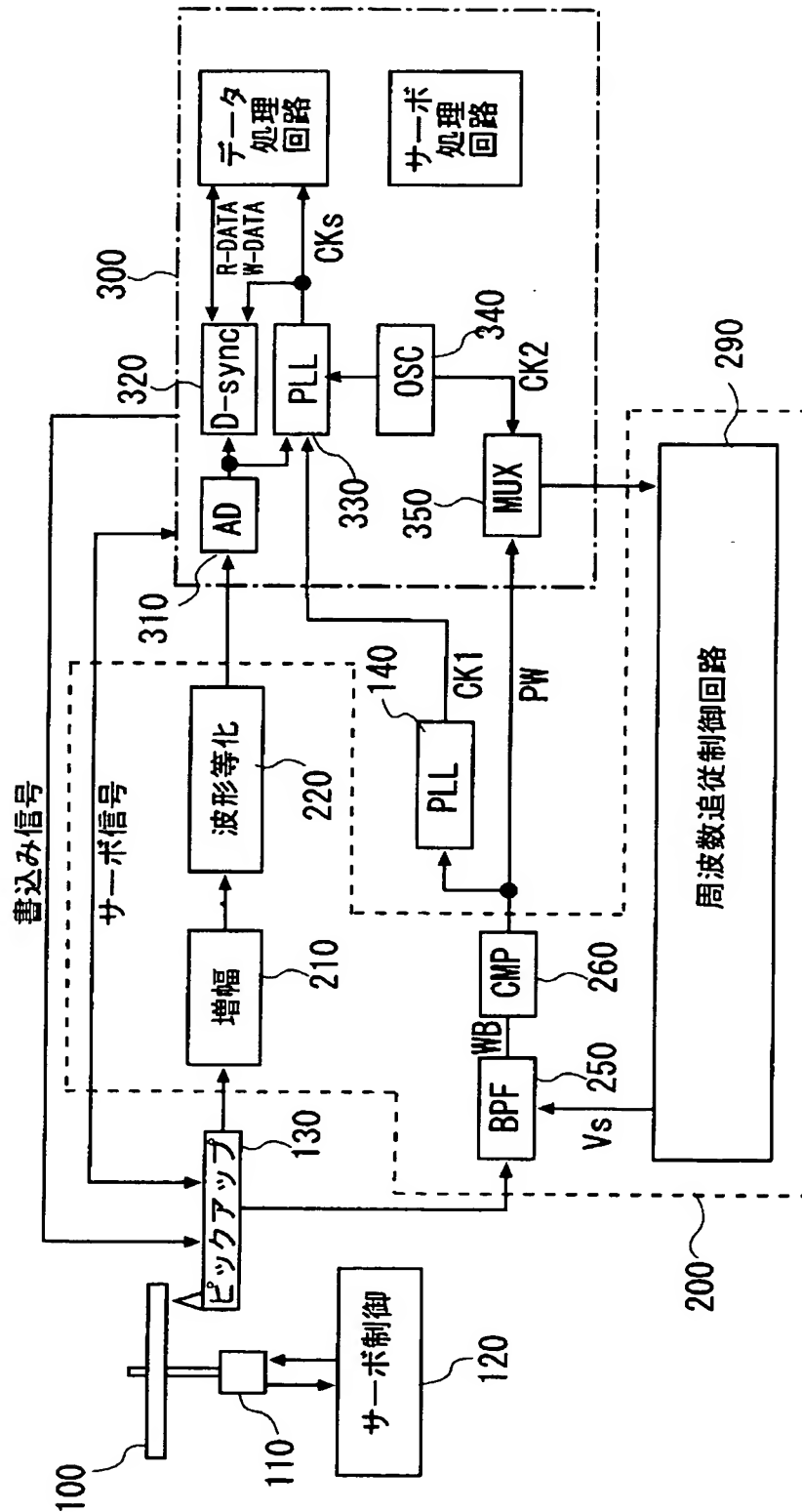
3 4 0 発振回路

3 5 0 マルチプレクサ

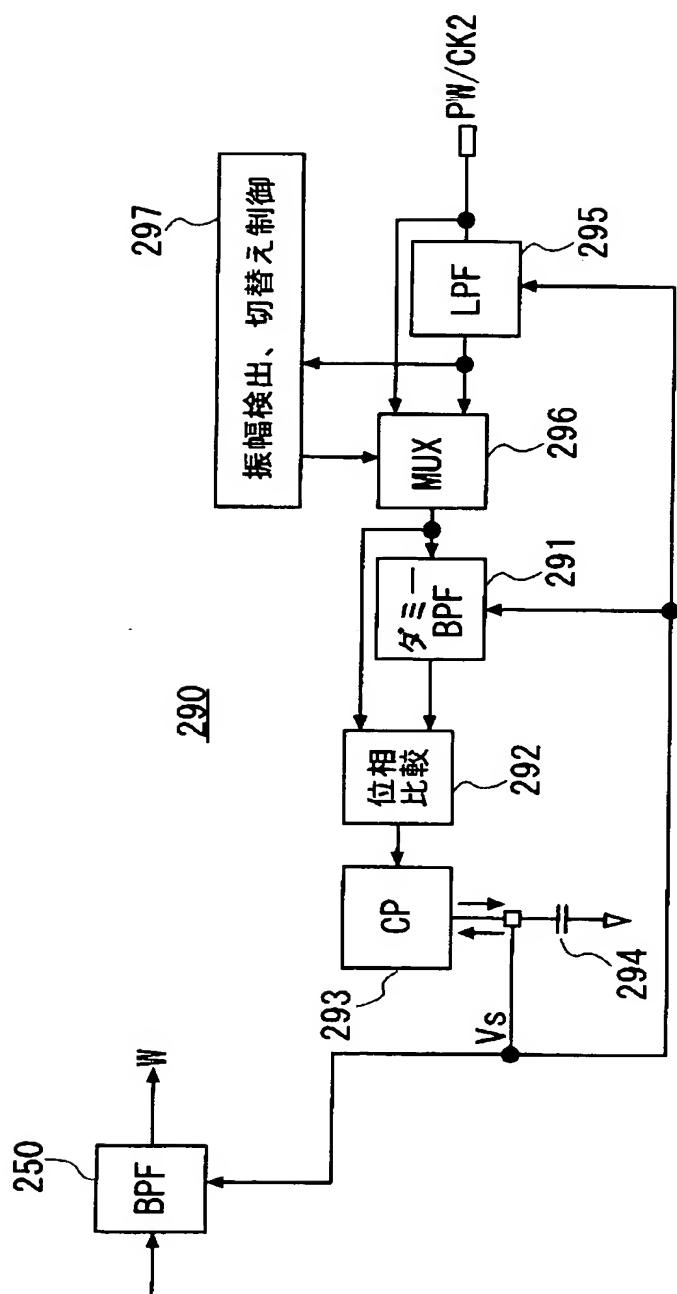
【書類名】

図面

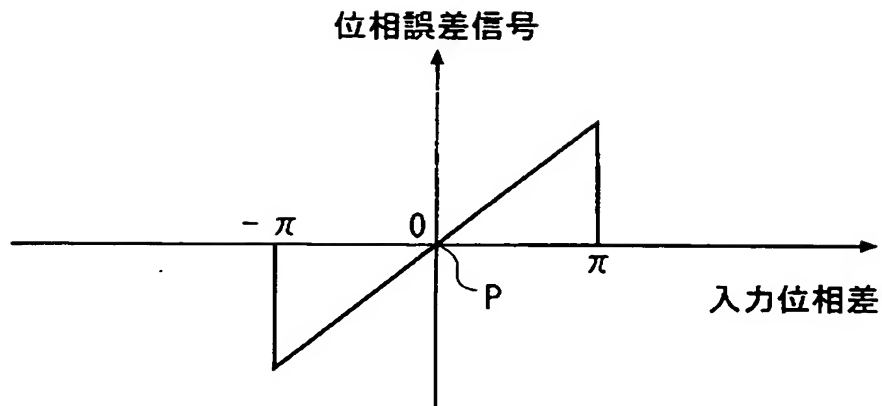
【図 1】



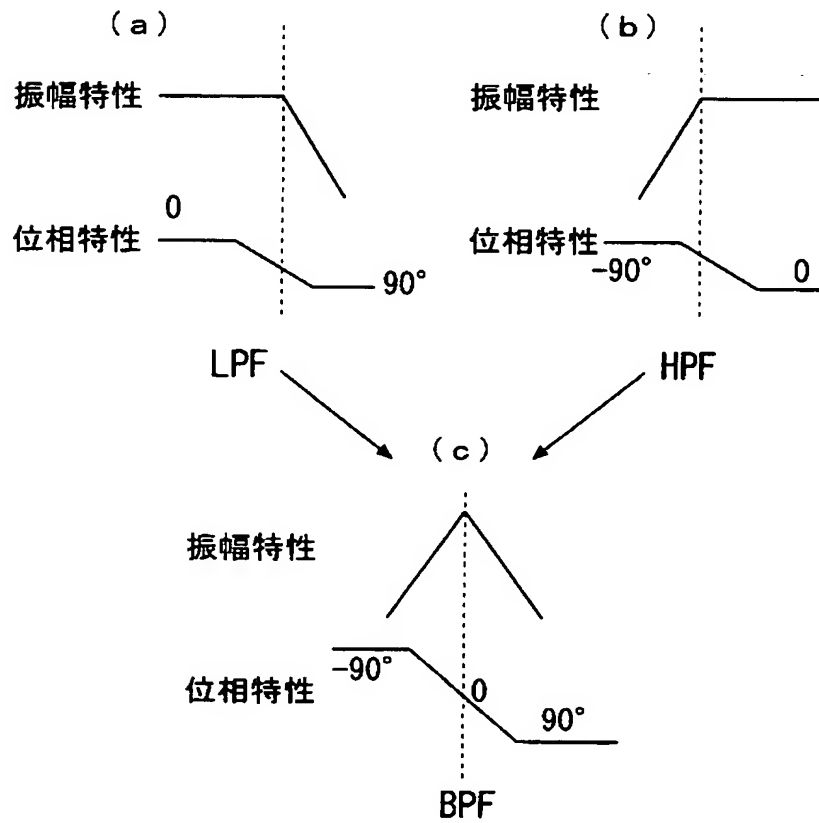
【図 2】



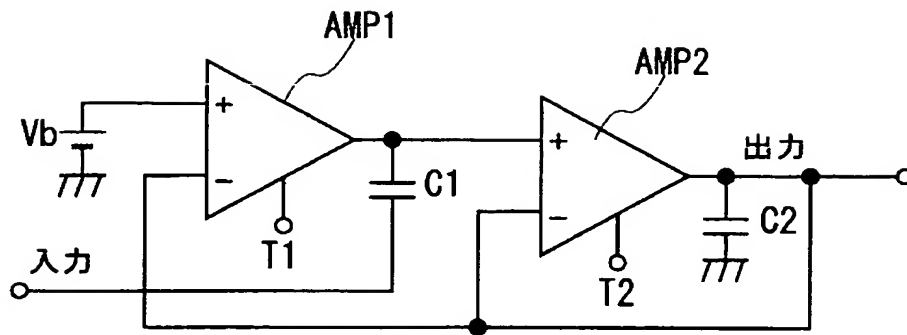
【図 3】



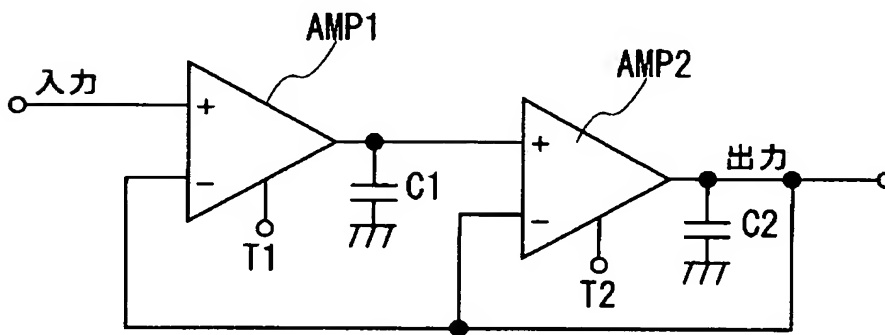
【図 4】



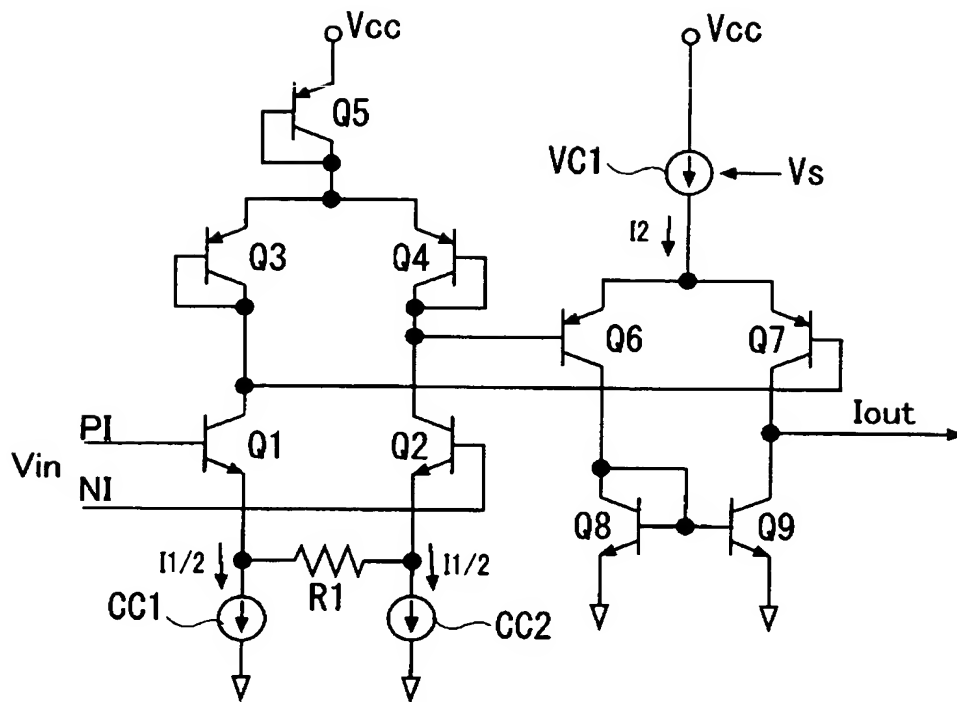
【図 5】



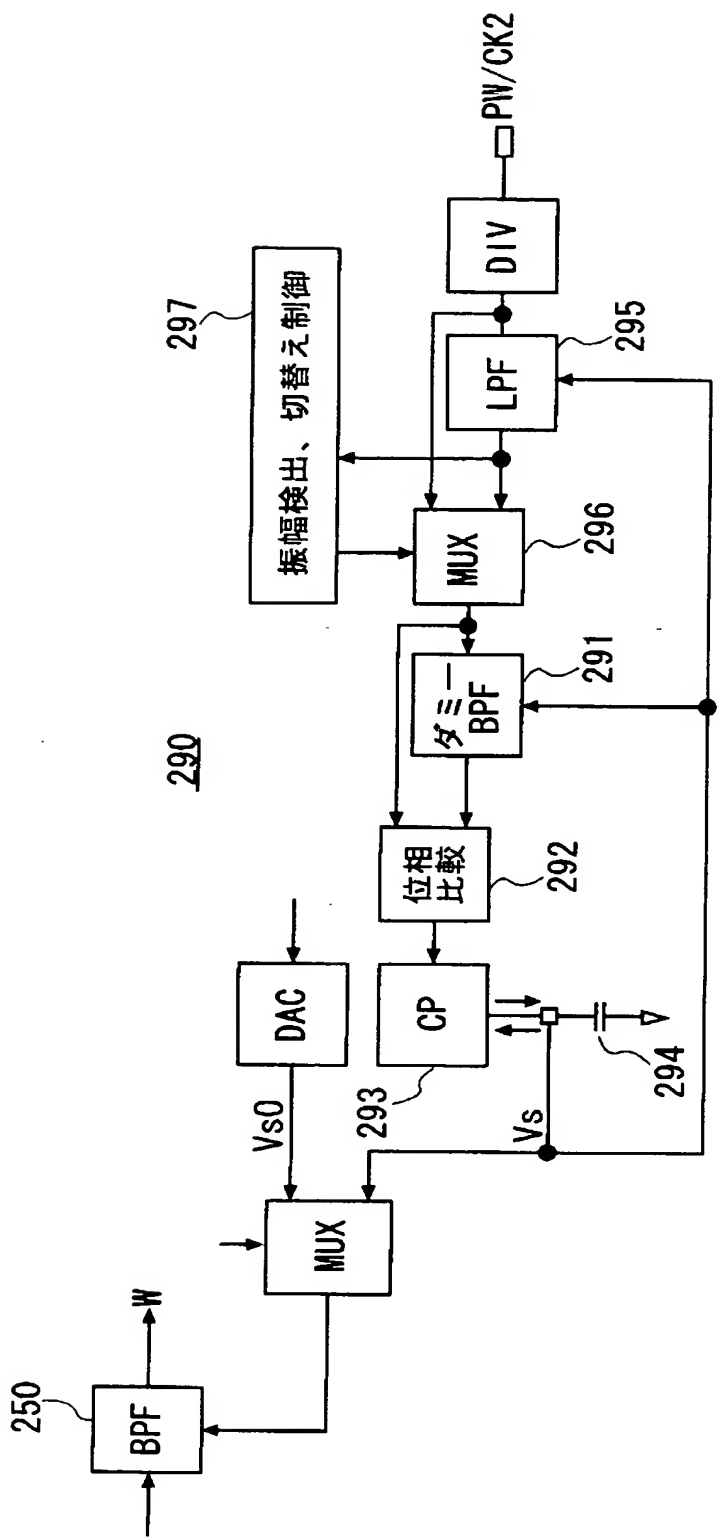
【図 6】



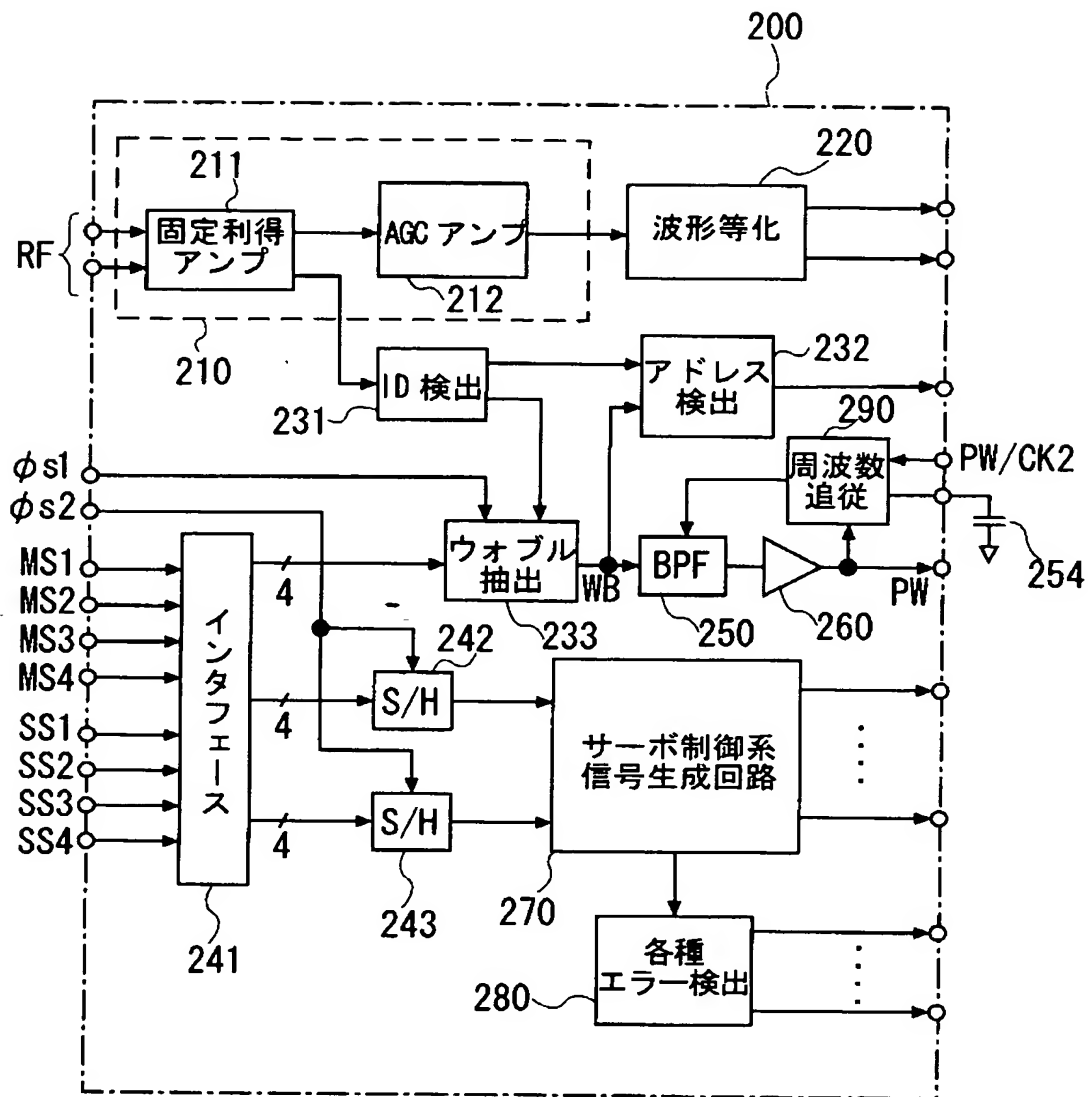
【図 7】



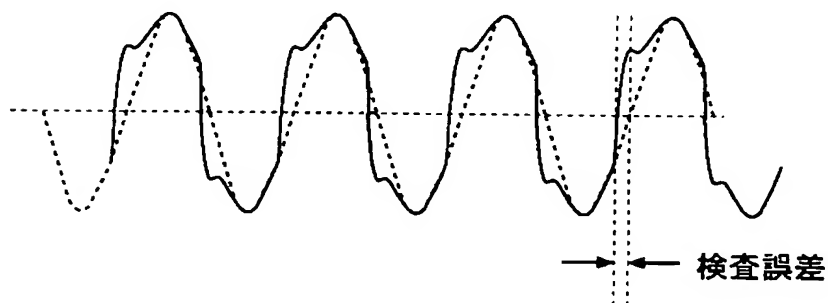
【図 8】



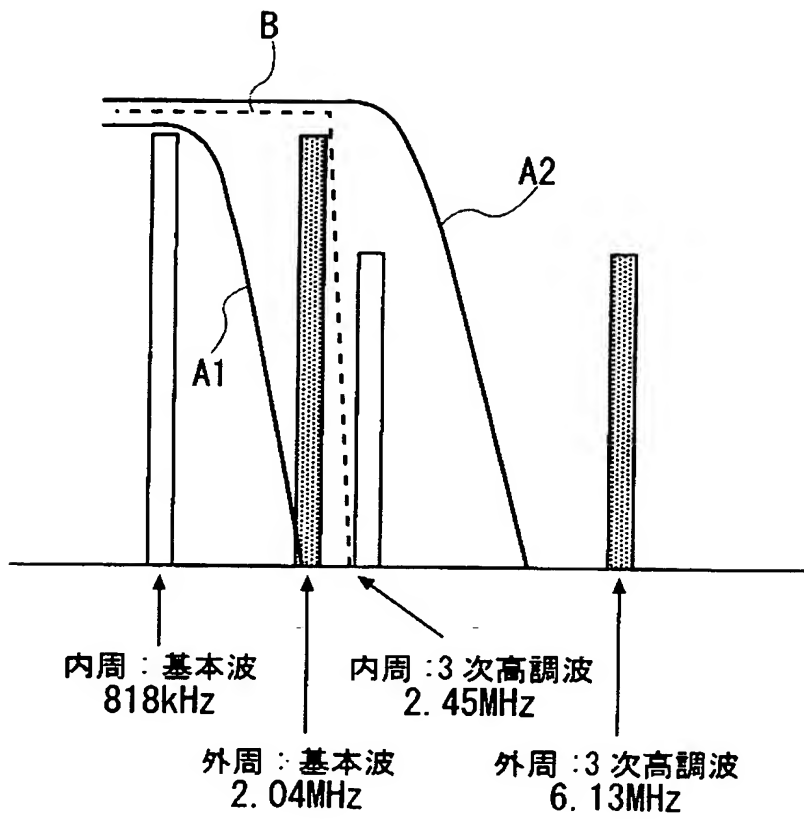
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 制御対象のフィルタと同一構成のダミーフィルタや位相比較回路を含む周波数追従制御ループによりフィルタの中心周波数を制御するウォブル信号抽出用のバンドパス・フィルタを有するディスク型記録再生装置において、精度良くバンドパス・フィルタの中心周波数を制御できるようにする。

【解決手段】 周波数追従回路を構成する位相比較回路（292）の前段に周波数可変なロウパス・フィルタ（295）を設けて周波数追従用のクロック信号から高調波成分を除去した信号を位相比較回路に供給するとともに、周波数追従制御ループからの信号により上記ロウパス・フィルタのカットオフ周波数がバンドパス・フィルタ（250）の中心周波数に連動して変化するようにした。

【選択図】 図2

認定・付加情報

| | |
|---------|--------------------------|
| 特許出願の番号 | 特願 2 0 0 3 - 0 1 7 4 6 0 |
| 受付番号 | 5 0 3 0 0 1 2 3 3 2 2 |
| 書類名 | 特許願 |
| 担当官 | 第八担当上席 0 0 9 7 |
| 作成日 | 平成 1 5 年 1 月 2 8 日 |

< 認定情報・付加情報 >

| | |
|-------|-------------|
| 【提出日】 | 平成15年 1月27日 |
|-------|-------------|

次頁無

特願 2 0 0 3 - 0 1 7 4 6 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 3 - 0 1 7 4 6 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 0 0 9 9 7]

- | | |
|----------|-------------------------|
| 1. 変更年月日 | 1 9 9 0 年 9 月 4 日 |
| [変更理由] | 新規登録 |
| 住 所 | 秋田県南秋田郡天王町天王字長沼 6 4 |
| 氏 名 | アキタ電子株式会社 |
| | |
| 2. 変更年月日 | 2 0 0 2 年 5 月 1 7 日 |
| [変更理由] | 名称変更 |
| | 住所変更 |
| 住 所 | 秋田県河辺郡雄和町相川字後野 8 5 番地 |
| 氏 名 | 株式会社アキタ電子システムズ |